

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM

Internationales Büro

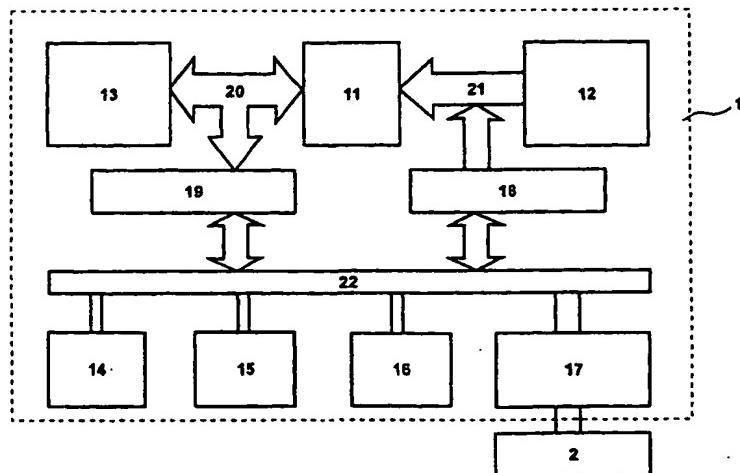


INTERNATIONALE ANMELDUNG VERÖFFENTLICH NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation ⁷ :	A1	(11) Internationale Veröffentlichungsnummer: WO 00/34876
G06F 13/36		(43) Internationales Veröffentlichungsdatum: 15. Juni 2000 (15.06.00)
(21) Internationales Aktenzeichen:	PCT/DE99/03843	(81) Bestimmungsstaaten: CN, JP, KR, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
(22) Internationales Anmeldedatum:	1. Dezember 1999 (01.12.99)	
(30) Prioritätsdaten:		Veröffentlicht
198 56 403.1	7. Dezember 1998 (07.12.98) DE	<i>Mit internationalem Recherchenbericht. Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist; Veröffentlichung wird wiederholt falls Änderungen eintreffen.</i>
(71) Anmelder (für alle Bestimmungsstaaten ausser US):	INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Str. 53, D-81541 München (DE).	
(72) Erfinder; und		
(75) Erfinder/Anmelder (nur für US):	WENZEL, Andreas [DE/DE]; Drachenseestr. 17, D-81373 München (DE).	
(74) Gemeinsamer Vertreter:	INFINEON TECHNOLOGIES AG; Zedlitz, Peter, Postfach 22 13 17, D-80503 München (DE).	

(54) Title: MULTI-MASTER BUS SYSTEM AND METHOD FOR OPERATING THE SAME

(54) Bezeichnung: MULTIMASTER-BUSSYSTEM UND VERFAHREN ZUM BETREIBEN DESSELBEN



(57) Abstract

The invention relates to a multi-master bus system and to a method for operating the same. The invention is characterized by a default master determination that can be dynamically modified, thereby facilitating an optimum adaptation of the bus system to the respective conditions irrespective of the circumstances. The system comprising the bus system can thus be quickly and efficiently operated in an optimum manner.

(57) Zusammenfassung

Es werden ein Multimaster-Bussystem und ein Verfahren zum Betreiben desselben beschrieben. Diese zeichnen sich durch eine dynamisch veränderbare Default-Master-Festlegung aus. Dadurch kann das Bussystem unter allen Umständen optimal an die jeweiligen Gegebenheiten angepaßt werden; das das Bussystem enthaltende System läßt sich so optimal schnell und effizient betreiben.

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		

Beschreibung

Multimaster-Bussystem und Verfahren zum Betreiben desselben

- 5 Die vorliegende Erfindung betrifft eine Vorrichtung gemäß dem Oberbegriff der Patentansprüche 1 und 2, d.h. ein Multimaster-Bussystem mit einem Bus und über den Bus verbindbaren Einheiten, wobei eine der Einheiten als Default-Master festlegbar ist, sowie ein Verfahren zum Betreiben eines solchen
10 Multimaster-Bussystems.

Ein Multimaster-Bussystem ist ein Bussystem, bei welchem während des Betriebes abwechselnd verschiedene der am Bus angeschlossenen Einheiten der Bus-Master sein können.

- 15 Von den Einheiten, die Bus-Master werden können, ist üblicherweise eine als Default-Bus-Master bzw. Default-Master festgelegt; diese Einheit ist immer dann der Bus-Master, wenn keine der anderen Einheiten den Bus anfordert (Bus-Master sein
20 möchte).

- Solche Multimaster-Bussysteme sind seit langem in vielen verschiedenen Ausführungsformen bekannt und bedürfen keiner näheren Erläuterung. Weil abwechselnd verschiedene Einheiten
25 der Bus-Master sein können, sind Bussysteme dieser Art sehr flexibel einsetzbar.

- Die Erfahrung zeigt jedoch, daß sich selbst so flexibel einsetzbare Bussysteme nicht immer optimal an die jeweiligen
30 Gegebenheiten anpassen lassen.

Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, ein Multimaster-Bussystem und ein Verfahren zu Betreiben desselben zu schaffen, welches es gestattet, das Multimaster-

2

Bussystem unter allen Umständen optimal an die jeweiligen Gegebenheiten anzupassen.

Diese Aufgabe wird erfindungsgemäß durch das im kennzeichnenden Teil des Patentanspruchs 1 beanspruchte Merkmal (Vorrichtung) bzw. durch das im kennzeichnenden Teil des Patentanspruchs 2 beanspruchte Merkmal (Verfahren) gelöst.

Demnach ist vorgesehen,

10

- daß das Multimaster-Bussystem eine dynamisch veränderbare Default-Master-Festlegung gestattet (kennzeichnender Teil des Patentanspruchs 1) bzw.
- 15 - daß die Default-Master-Festlegung dynamisch verändert wird (kennzeichnender Teil des Patentanspruchs 2).

Dadurch können während des Betriebes des Bussystems abwechselnd verschiedene der daran angeschlossenen Einheiten als 20 Default-Master festgelegt werden.

Die als Default-Master festgelegte Einheit kann nämlich in der Regel sofort (ohne vorherige Anforderung des Busses), also maximal schnell auf diesen zugreifen.

25

Durch eine geeignete Festlegung des Default-Masters bzw. eine geeignete Veränderung der Default-Master-Festlegung läßt sich das Bussystem damit unter allen Umständen optimal an die gegebenen Verhältnisse anpassen; das das Bussystem enthaltende 30 System kann dadurch maximal schnell und effizient arbeiten.

Vorteilhafte Weiterbildungen der Erfindung sind den Unteransprüchen, der folgenden Beschreibung und der Figur entnehmbar.

35

3

Die Erfindung wird nachfolgend anhand eines Ausführungsbeispiels unter Bezugnahme auf die Figur näher beschrieben.

Die Figur zeigt schematisch den Aufbau des nachfolgend näher
5 beschriebenen Systems.

Das in der Figur gezeigte System ist ein einen Mikrocontroller (oder eine sonstige programmgesteuerte Einheit wie beispielsweise einen Mikroprozessor) enthaltendes System. Es
10 umfaßt einen Mikrocontroller 1, und einen externen Speicher 2.

Der Mikrocontroller 1 umfaßt einen Core 11, einen Befehlsspeicher 12, einen Datenspeicher 13, eine erste Peripherie-
15 Einheit 14, eine zweite Peripherie-Einheit 15, eine dritte Peripherie-Einheit 16, einen Buscontroller 17, eine zwischen einem zweiten Bus 21 und einem dritten Bus 22 vorgesehene Busprotokoll-Umsetzungseinheit (Instruction Bridge) 18, eine zwischen einem ersten Bus 20 und dem dritten Bus 22 vorge-
20 sehene Busprotokoll-Umsetzungseinheit (Data Bridge) 19, den ersten Bus 20, den zweiten Bus 21, und den dritten Bus 22, wobei

- der erste Bus 20 den Core 11, den Datenspeicher 13 und die
25 Data Bridge 19 verbindet,
- der zweite Bus 21 den Core 11, den Befehlsspeicher 12 und die Instruction Bridge 18 verbindet, und
- 30 - der dritte Bus 22 die erste Peripherie-Einheit 14, die zweite Peripherie-Einheit 15, die dritte Peripherie-Einheit 16, und den Buscontroller 17, die Instruction Bridge 18, und die Data Bridge 19 verbindet.

4

Der Buscontroller 17 ist der Buscontroller für einen außerhalb des Mikrocontrollers 1 vorgesehenen externen Bus; an diesen externen Bus ist der externe Speicher 2 (und gegebenenfalls weitere externe Einheiten) angeschlossen.

5

Der externe Speicher 2 ist im betrachteten Beispiel ein externer Daten- und/oder Programmspeicher für den Mikrocontroller 1.

- 10 Vom Core 11 benötigte Befehlsdaten können wahlweise aus dem internen Befehlsspeicher 12 oder - über den zweiten Bus 21, die Instruction Bridge 18, den dritten Bus 22 und den Buscontroller 17 - aus dem externen Speicher 2 geholt werden.
- 15 Vom Core 11 veranlaßte Datentransfers können wahlweise den internen Datenspeicher 13 oder den externen Speicher 2 als Datenquelle und/oder Datenziel haben; zwischen dem Core 11 und dem externen Speicher 2 zu transferierende Daten werden über den ersten Bus 20, die Data Bridge 19, den dritten Bus 22, und den Buscontroller 17 geleitet.

Der dritte Bus 22 und die über diesen verbundenen Einheiten bilden das vorliegend besonders interessierende Bussystem. Es handelt sich um ein Multimaster-Bussystem und zeichnet sich 25 dadurch aus, daß dynamisch einstellbar ist, welche der über den Bus verbundenen Einheiten der Default-Master sein soll.

D.h., von den über den dritten Bus 22 verbundenen Einheiten (erste Peripherie-Einheit 14, zweite Peripherie-Einheit 15, 30 dritte Peripherie-Einheit 16, Buscontroller 17, Instruction Bridge 18, und Data Bridge 19) können mehrere oder alle Einheiten Bus-Master sein, und es ist während des Betriebes des Bussystems, also dynamisch einstellbar (veränderbar), welche der als Bus-Master verwendbaren Einheiten der Default- 35 Master sein soll.

Die als Default-Master verwendete Einheit ist Bus-Master, wenn und so lange seitens der über den Bus verbundenen Einheiten keine Busanforderung vorliegt.

5

Die Einheit, die zu dem Zeitpunkt, zu dem sie den Bus benötigt, Bus-Master ist, hat den Vorteil, daß sie sofort, also ohne vorherige Busanforderung, den Bus benutzen kann. Eine Einheit, die zu dem Zeitpunkt, zu dem sie den Bus benötigt, nicht der Bus-Master ist, muß den Bus zunächst anfordern, wodurch der erforderliche Buszugriff um mindestens einen Buszyklus verzögert wird.

In der Regel wird diejenige Einheit als Default-Master festgelegt, die den Bus am häufigsten benötigt; dann kann diejenige Einheit, die den Bus am häufigsten benötigt, im Durchschnitt am schnellsten auf diesen zugreifen. Ein derartiges Bussystem arbeitet sehr effizient.

20 Die Effizienz eines solchen Bussystems läßt sich mit relativ geringem Aufwand erheblich steigern, indem wie im vorliegend betrachteten Beispiel eine dynamische Veränderbarkeit der Default-Master-Einstellung vorgesehen wird.

25 Die Vorteile, die sich durch eine dynamisch (während des Betriebes des Bussystems) veränderbare Default-Master-Einstellung gegenüber einer festen (während des Betriebes nicht veränderbaren) Default-Master-Einstellung erzielen lassen, werden nachfolgend anhand der Figur veranschaulicht.

30

Es sei zunächst angenommen, daß die Data Bridge 19 fest als Default-Master des dritten Busses 22 eingestellt ist. Dann kann die Data Bridge 19 in der Regel sofort auf den dritten Bus 22 zugreifen, wenn ein Datentransfer zwischen dem Core 11 35 und einer der am dritten Bus 22 angeschlossenen Einheiten

durchgeführt werden muß. Derartige Datentransfers können mithin äußerst schnell und effizient ausgeführt werden. Im Gegensatz hierzu ist die Versorgung des Core 11 mit im externen Speicher 2 gespeicherten Befehlsdaten relativ aufwendig. Damit dem Core 11 aus dem externen Speicher 2 angeforderte Befehlsdaten zugeführt werden können, muß die Instruction Bridge 18 Bus-Master werden. Weil üblicherweise der Default-Master, im betrachteten Beispiel also die Data Bridge 19 der Bus-Master ist, muß die Instruction Bridge 18 den Bus zunächst anfordern. Erst wenn die Instruction Bridge 18 selbst Bus-Master ist und so Zugriff auf den dritten Bus 22 erhalten hat, kann sie im externen Speicher 2 gespeicherte Befehlsdaten zum Core 11 transferieren. Die durchzuführende Anforderung des dritten Busses 22 verzögert den Befehlsdaten-Transfer um mindestens einen Buszyklus. In der Praxis können zum Holen der einen Befehl repräsentierenden Daten auch mehr als ein Befehlsdaten-Transfer erforderlich sein. Dann verzögert sich das Holen der den betreffenden Befehl repräsentierenden Daten noch mehr. Die Instruction Bridge 18 muß den dritten Bus 22 nämlich für jeden Befehlsdaten-Transfer erneut anfordern, denn sobald die Instruction Bridge 18 den dritten Bus 22 nicht mehr benötigt, also nach jedem einzelnen Befehlsdaten-Transfer, wird automatisch wieder der Default-Master, also die Data Bridge 19 der Bus-Master. Der Befehlsdaten-Transfer könnte beschleunigt werden, indem die Instruction Bridge 18 als Default-Master für den dritten Bus 22 festgelegt wird. Dann ließen sich allerdings die über die Data Bridge 19 auszuführenden Datentransfers nicht mehr so schnell und effizient ausführen.

30

Nachteile dieser Art lassen sich durch die Anwendung einer dynamisch veränderbaren Default-Master-Einstellung verhindern. Dann kann nämlich jeweils gerade diejenige Einheit als Default-Master festgelegt werden, die den dritten Bus besonders häufig oder besonders schnell benötigt.

Welche Einheit zu einem jeweiligen Zeitpunkt vorzugsweise als Default-Master festgelegt wird, hängt von dem das betrachtete Bussystem enthaltenden System ab.

5

Die Default-Master-Festlegung kann beispielsweise in Abhängigkeit von in der Vergangenheit erfolgten Benutzungen des Busses durch die daran angeschlossenen Einheiten erfolgen.

10 Zum Beispiel in Abhängigkeit davon wann und/oder wie oft und/oder wie lange die einzelnen Einheiten den Bus benutztten.

Dabei könnte beispielsweise vorgesehen werden, daß jeweils diejenige Einheit als Default-Master festgelegt wird, die den Bus zuletzt benutzt hat.

15

Statt dessen könnte beispielsweise auch vorgesehen werden, daß jeweils diejenige Einheit als Default-Master festgelegt wird, die in einem vorbestimmten vorangehenden Zeitraum den Bus am häufigsten benötigte.

20

Es könnte auch jeweils diejenige Einheit als Default-Master festgelegt werden, von der zu erwarten ist, daß sie in der nächsten Zeit besonders häufig und/oder besonders schnell auf den Bus zugreifen müssen wird. Solche Vorhersagen lassen sich 25 beispielsweise unter Verwendung von Analysen des tatsächlichen oder zu erwartenden Programmablaufs im Mikrocontroller 1 (oder einer sonstigen den Bus benötigenden programmgesteuerten Einheit oder Teileinheit) treffen.

30

Es dürfte einleuchten, daß die Festlegung des jeweiligen Default-Masters von beliebigen Kriterien und Parametern abhängig gemacht werden kann, wobei es auch zulässig ist, daß sich die Kriterien und die Parameter, in Abhängigkeit von welchen die Default-Master-Festlegung erfolgt, selbst ändern 35 können.

Eine derartige Default-Master-Festlegung lässt sich auch bei Multiprozessorsystemen, genauer gesagt bei einem mehrere programmgesteuerte Einheiten verbindenden Bussystem anwenden.

5

Die beschriebene Default-Master-Festlegung lässt sich auch bei Bussystemen anwenden, die nicht Bestandteil von programmgesteuerten Einheiten und/oder programmgesteuerte Einheiten enthaltenden Systemen sind.

10

Die dynamisch veränderbare Default-Master-Festlegung erweist sich in mehrfacher Hinsicht als vorteilhaft: einerseits lässt sich ein dazu ausgelegtes Bussystem unter allen Umständen optimal an die jeweiligen Verhältnisse anpassen, und andererseits steigt dadurch die Leistungsfähigkeit (Performance) des das betreffende Bussystem enthaltenden Systems.

Patentansprüche

1. Multimaster-Bussystem mit einem Bus (22) und über den Bus verbindbaren Einheiten (14 bis 19), wobei eine der 5 Einheiten als Default-Master festlegbar ist, dadurch gekennzeichnet, daß das Multimaster-Bussystem eine dynamisch veränderbare Default-Master-Festlegung gestattet.
- 10 2. Verfahren zum Betreiben eines Multimaster-Bussystems mit einem Bus (22) und über den Bus verbindbaren Einheiten (14 bis 19), wobei eine der Einheiten als Default-Master festlegbar ist, dadurch gekennzeichnet, daß die Default-Master-Festlegung dynamisch verändert wird.
- 15 3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß die Default-Master-Festlegung in Abhängigkeit von in der Vergangenheit erfolgten Benutzungen des Busses (22) durch die 20 daran angeschlossenen Einheiten (14 bis 19) erfolgt.
4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, 25 daß die Default-Master-Festlegung in Abhängigkeit davon erfolgt, wann und/oder wie oft und/oder wie lange die einzelnen Einheit(en) (14 bis 19) den Bus (22) benutztten.
- 30 5. Verfahren nach Anspruch 3 oder 4, dadurch gekennzeichnet, daß diejenige Einheit (14 bis 19) als Default-Master festgelegt wird, die den Bus (22) zuletzt benutzt hat.
- 35 6. Verfahren nach Anspruch 3 oder 4, dadurch gekennzeichnet,

10

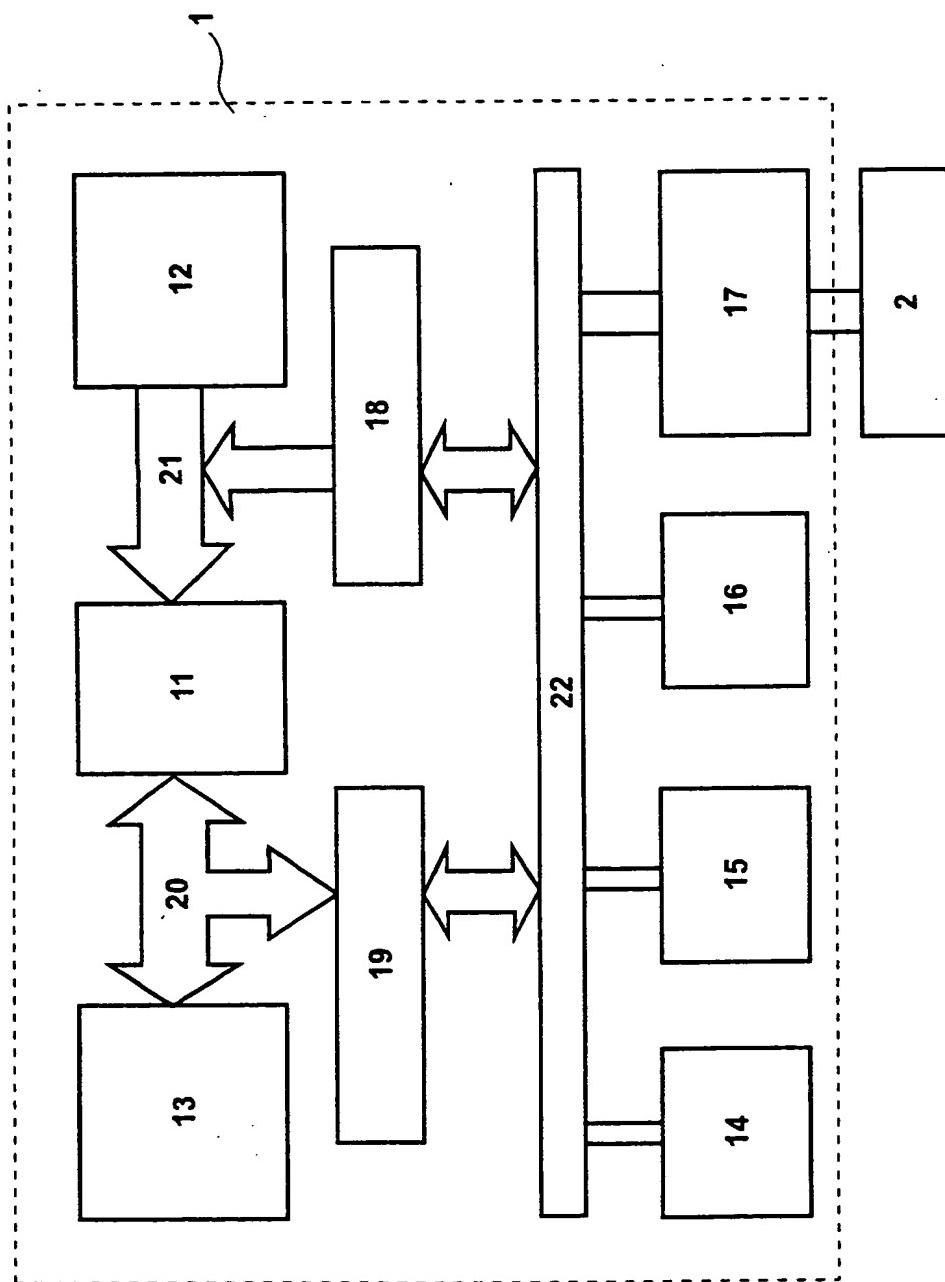
daß diejenige Einheit (14 bis 19) als Default-Master fest-
gelegt wird, die den Bus (22) in einem vorbestimmten Zeitraum
am häufigsten benötigte

5 7. Verfahren nach einem der Ansprüche 2 bis 6,
dadurch gekennzeichnet,
daß diejenige Einheit (14 bis 19) als Default-Master fest-
gelegt wird, von der zu erwarten ist, daß sie besonders
häufig und/oder besonders schnell auf den Bus (22) zugreifen
10 müssen wird.

8. Verfahren nach Anspruch 7,
dadurch gekennzeichnet,
daß die Default-Master-Festlegung in Abhängigkeit von einer
15 Analyse des tatsächlichen oder des zu erwartenden Programm-
ablaufs in einer die Buszugriffe benötigenden programmge-
steuerten Einheit (1) erfolgt.

9. Verfahren nach einem der Ansprüche 2 bis 8,
20 dadurch gekennzeichnet,
daß die Kriterien und die Parameter, in Abhängigkeit von wel-
chen die Default-Master-Festlegung erfolgt, variiert werden.

1/1



INTERNATIONAL SEARCH REPORT

Internati-	Application No
PCT/DE 99/03843	

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G06F13/36		
<p>According to International Patent Classification (IPC) or to both national classification and IPC</p>		
B. FIELDS SEARCHED		
<p>Minimum documentation searched (classification system followed by classification symbols)</p> <p>IPC 7 G06F</p>		
<p>Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched</p>		
<p>Electronic data base consulted during the international search (name of data base and, where practical, search terms used)</p>		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X, P	<p>PATENT ABSTRACTS OF JAPAN vol. 1999, no. 4, 30 April 1999 (1999-04-30) & JP 11 025035 A (OKI ELECTRIC IND CO LTD), 29 January 1999 (1999-01-29) abstract</p> <hr/> <p>US 5 572 686 A (NUNZIATA ET AL) 5 November 1996 (1996-11-05) column 2, line 35 - line 67 column 4, line 45 -column 7, line 30 claims 16-18</p> <hr/> <p>EP 0 497 054 A (SUN MICROSYSTEMS INC.) 5 August 1992 (1992-08-05) page 9, line 51 -page 11, line 1</p>	1-9
X		1-9
X		1,2,9
<p><input type="checkbox"/> Further documents are listed in the continuation of box C.</p>		<p><input checked="" type="checkbox"/> Patent family members are listed in annex.</p>
<p>* Special categories of cited documents :</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier document but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p>		
<p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.</p> <p>"&" document member of the same patent family</p>		
Date of the actual completion of the international search		Date of mailing of the international search report
12 May 2000		18/05/2000
Name and mailing address of the ISA		Authorized officer
<p>European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016</p>		McDonagh, F

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 99/03843

Patent document cited in search report	Publication date	Patent family member(s)			Publication date
JP 11025035	A 29-01-1999	NONE			
US 5572686	A 05-11-1996	NONE			
EP 497054	A 05-08-1992	US CA JP KR SG US	5195089 A 2058581 A 6180682 A 9509578 B 43935 A 5497480 A	A A A B A A	16-03-1993 01-07-1992 28-06-1994 24-08-1995 14-11-1997 05-03-1996

INTERNATIONALER RECHERCHENBERICHT

Internationale Aktenzeichen

PCT/DE 99/03843

A. KLASIFIZIERUNG DES ANMELDUNGSGEGENSTANDES IPK 7 G06F13/36													
<p>Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK</p> <p>B. RECHERCHIERTE GEBIETE</p> <p>Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) IPK 7 G06F</p> <p>Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen</p> <p>Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)</p>													
<p>C. ALS WESENTLICH ANGESEHENE UNTERLAGEN</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="width: 10%;">Kategorie*</th> <th style="width: 80%;">Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile</th> <th style="width: 10%;">Betr. Anspruch Nr.</th> </tr> </thead> <tbody> <tr> <td>X, P</td> <td>PATENT ABSTRACTS OF JAPAN vol. 1999, no. 4, 30. April 1999 (1999-04-30) & JP 11 025035 A (OKI ELECTRIC IND CO LTD), 29. Januar 1999 (1999-01-29) Zusammenfassung</td> <td style="text-align: center;">1-9</td> </tr> <tr> <td>X</td> <td>US 5 572 686 A (NUNZIATA ET AL) 5. November 1996 (1996-11-05) Spalte 2, Zeile 35 – Zeile 67 Spalte 4, Zeile 45 – Spalte 7, Zeile 30 Ansprüche 16-18</td> <td style="text-align: center;">1-9</td> </tr> <tr> <td>X</td> <td>EP 0 497 054 A (SUN MICROSYSTEMS INC.) 5. August 1992 (1992-08-05) Seite 9, Zeile 51 – Seite 11, Zeile 1</td> <td style="text-align: center;">1, 2, 9</td> </tr> </tbody> </table>		Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.	X, P	PATENT ABSTRACTS OF JAPAN vol. 1999, no. 4, 30. April 1999 (1999-04-30) & JP 11 025035 A (OKI ELECTRIC IND CO LTD), 29. Januar 1999 (1999-01-29) Zusammenfassung	1-9	X	US 5 572 686 A (NUNZIATA ET AL) 5. November 1996 (1996-11-05) Spalte 2, Zeile 35 – Zeile 67 Spalte 4, Zeile 45 – Spalte 7, Zeile 30 Ansprüche 16-18	1-9	X	EP 0 497 054 A (SUN MICROSYSTEMS INC.) 5. August 1992 (1992-08-05) Seite 9, Zeile 51 – Seite 11, Zeile 1	1, 2, 9
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.											
X, P	PATENT ABSTRACTS OF JAPAN vol. 1999, no. 4, 30. April 1999 (1999-04-30) & JP 11 025035 A (OKI ELECTRIC IND CO LTD), 29. Januar 1999 (1999-01-29) Zusammenfassung	1-9											
X	US 5 572 686 A (NUNZIATA ET AL) 5. November 1996 (1996-11-05) Spalte 2, Zeile 35 – Zeile 67 Spalte 4, Zeile 45 – Spalte 7, Zeile 30 Ansprüche 16-18	1-9											
X	EP 0 497 054 A (SUN MICROSYSTEMS INC.) 5. August 1992 (1992-08-05) Seite 9, Zeile 51 – Seite 11, Zeile 1	1, 2, 9											
<p><input type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen</p> <p><input checked="" type="checkbox"/> Siehe Anhang Patentfamilie</p> <p>* Besondere Kategorien von angegebenen Veröffentlichungen : *A* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besondere bedeutsam anzusehen ist *E* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmelde datum veröffentlicht worden ist *L* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) *O* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht *P* Veröffentlichung, die vor dem internationalen Anmelde datum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist</p> <p>*T* Spätere Veröffentlichung, die nach dem internationalen Anmelde datum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist *Y* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden *&* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist</p>													
<p>Datum des Abschlusses der Internationalen Recherche</p> <p style="text-align: center;">12. Mai 2000</p>													
<p>Absendedatum des Internationalen Recherchenberichts</p> <p style="text-align: center;">18/05/2000</p>													
<p>Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl Fax: (+31-70) 340-3016</p>													
<p>Bevollmächtigter Bediensteter</p> <p style="text-align: center;">McDonagh, F</p>													

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internatio nales Aktenzeichen

PCT/DE 99/03843

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(r) der Patentfamilie	Datum der Veröffentlichung
JP 11025035 A	29-01-1999	KEINE	
US 5572686 A	05-11-1996	KEINE	
EP 497054 A	05-08-1992	US 5195089 A CA 2058581 A JP 6180682 A KR 9509578 B SG 43935 A US 5497480 A	16-03-1993 01-07-1992 28-06-1994 24-08-1995 14-11-1997 05-03-1996